

PAT-NO: JP410177706A

DOCUMENT-IDENTIFIER: JP 10177706 A

TITLE: SPIN VALVE TYPE THIN FILM ELEMENT

PUBN-DATE: June 30, 1998

INVENTOR- INFORMATION:

NAME
SAITO, MASAJI

INT-CL (IPC): G11B005/39, H01F010/08 , H01L043/08

ABSTRACT:

PROBLEM TO BE SOLVED: To decrease the total film thickness and to improve the surface recording density by forming an antiferromagnetic layer of a specified alloy on a first multilayered film, then forming a second multilayered film thereon, and forming a conductive layer which gives a static current to the first and second multilayered films.

SOLUTION: This spin valve film has such a structure that an antiferromagnetic layer 4 is formed on a single spin valve layer (c) and another single spin valve film (b) is deposited while using the layer 4 as a common layer. As for the antiferromagnetic material, PtMn (platinum-manganese) alloy is preferable, and instead of PtMn alloy, Pt-Mn-X (wherein X is one of Ni, Pd, Rh, Ru, Ir, Cr, Fe and Co) or PdMn alloy can be used. The change rate of resistance and reproducing output of the thin film element are significantly higher compared to a conventional single or dual spin valve type element, and therefore, a high surface recording density can be expected.

COPYRIGHT: (C)1998,JPO

----- KWIC -----

Abstract Text - FPAR (2):

SOLUTION: This spin valve film has such a structure that an antiferromagnetic layer 4 is formed on a single spin valve layer (c) and another single spin valve film (b) is deposited while using the layer 4 as a common layer. As for the antiferromagnetic material, PtMn (platinum-manganese) alloy is preferable, and instead of PtMn alloy, Pt-Mn-X (wherein X is one of Ni, Pd, Rh, Ru, Ir, Cr, Fe and Co) or PdMn alloy can be used. The change rate of resistance and reproducing output of the thin film element are significantly higher compared to a conventional single or dual spin valve type element, and therefore, a high surface recording density can be expected.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-177706

(43)公開日 平成10年(1998)6月30日

(51)Int.Cl.⁸

G 11 B 5/39

H 01 F 10/08

H 01 L 43/08

識別記号

F I

G 11 B 5/39

H 01 F 10/08

H 01 L 43/08

Z

審査請求 未請求 請求項の数 7 O.L (全 10 頁)

(21)出願番号 特願平8-334142

(22)出願日 平成8年(1996)12月13日

(71)出願人 000010098

アルプス電気株式会社

東京都大田区雪谷大塚町1番7号

(72)発明者 斎藤 正路

東京都大田区雪谷大塚町1番7号 アルプ

ス電気株式会社内

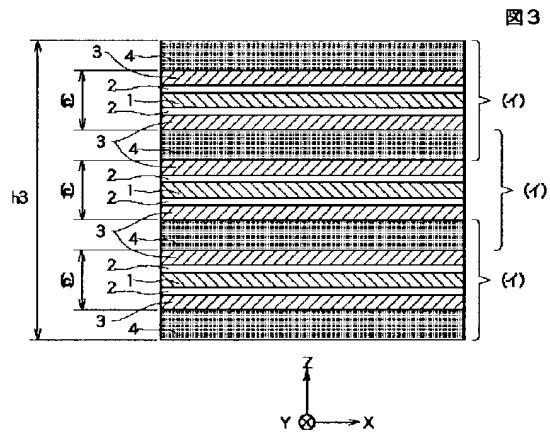
(74)代理人 弁理士 野▲崎▼ 黒夫

(54)【発明の名称】スピナブルブ型薄膜素子

(57)【要約】

【課題】 デュアル型のスピナブルブ膜は7層で構成されているが、さらに層の総数を増やし電子散乱の起こる場所を増やせば抵抗変化率は向上すると推測される。しかし、層の総数を増やせばスピナブルブ膜の膜厚は大きくなり、磁気ギャップ長は大きくなる。従来では反強磁性層にNiMn合金が使用されており、前記反強磁性層の膜厚は数百オングストロームと大きくなっていた。また、交換異方性磁界を発揮させるための熱処理温度が高く、非磁性導電層と固定磁性層の界面の拡散を生じやすくなっていた。

【解決手段】 スピナブルブ膜の反強磁性層4にPtMn膜を使用する。これにより比較的低い熱処理温度で、しかも前記反強磁性層4の膜厚を小さくしても十分な交換異方性磁界を得ることができる。よってスピナブルブ膜の層の総数を増やして抵抗変化率を大きくすることができると同時にスピナブルブ膜の総合膜厚h3を比較的小さくできる。



【特許請求の範囲】

【請求項1】 反強磁性層との交換異方性結合により磁化が一定の方向に固定される固定磁性層と、磁気記録媒体からの洩れ磁界により磁化の方向が変動するフリー磁性層とを有するスピンドル型薄膜素子において、フリー磁性層の上に非磁性導電層、固定磁性層が連続して積層された第1の多層膜と、固定磁性層の上に非磁性導電層、フリー磁性層が連続して積層された第2の多層膜とを有し、前記第1の多層膜の上に反強磁性層を介して前記第2の多層膜が積層されており、前記第1の多層膜と第2の多層膜に定常電流を与える導電層が設けられていることを特徴とするスピンドル型薄膜素子。

【請求項2】 反強磁性層との交換異方性結合により磁化が一定の方向に固定される固定磁性層と、磁気記録媒体からの洩れ磁界により磁化の方向が変動するフリー磁性層とを有するスピンドル型薄膜素子において、フリー磁性層の上に非磁性導電層、固定磁性層が連続して積層された第1の多層膜と、固定磁性層の上に非磁性導電層、フリー磁性層が連続して積層された第2の多層膜と、固定磁性層の上に、非磁性導電層、フリー磁性層、非磁性導電層、および固定磁性層が積層されたら層から成る第3の多層膜とを有し、前記第1の多層膜の上に反強磁性層を介して前記第3の多層膜が積層され、この第3の多層膜の上に反強磁性層を介して前記第2の磁性層が積層されており、前記第1の多層膜と第2の多層膜および第3の多層膜に定常電流を与える導電層が設けられていることを特徴とするスピンドル型薄膜素子。

【請求項3】 反強磁性層との交換異方性結合により磁化が一定の方向に固定される固定磁性層と、磁気記録媒体からの洩れ磁界により磁化の方向が変動するフリー磁性層とを有するスピンドル型薄膜素子において、固定磁性層の上に、非磁性導電層、フリー磁性層、非磁性導電層、および固定磁性層が積層されたら層から成る多層膜を有し、前記多層膜が反強磁性層を介して複数段に積層され、且つ最下段の多層膜の最下層となる固定磁性層の下側と、最上段の多層膜の最上層となる固定磁性層の上側とに反強磁性層が積層されており、前記各多層膜に定常電流を与える導電層が設けられていることを特徴とするスピンドル型薄膜素子。

【請求項4】 フリー磁性層の磁化方向を、前記固定磁性層の磁化方向と交叉する方向に揃えるバイアス層が多層膜の両側部に形成されている請求項1ないし3のいずれかに記載のスピンドル型薄膜素子。

【請求項5】 反強磁性層はPt-Mn(白金-マンガン)合金で形成される請求項1ないし4のいずれかに記載のスピンドル型薄膜素子。

【請求項6】 反強磁性層は、Pt-Mn-X(XはNi, Pd, Rh, Ru, Ir, Cr, Fe, Coのいずれか)合金で形成される請求項1ないし4のいずれかに記載のスピンドル型薄膜素子。

【請求項7】 反強磁性層は、Pd-Mn(パラジウム-マンガン)合金で形成される請求項1ないし4のいずれかに記載のスピンドル型薄膜素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固定磁性層(ピン磁性層)の磁化の方向と外部磁界の影響を受けるフリー磁性層の磁化の方向との関係で電気抵抗が変化するスピンドル型薄膜素子に係り、スピンドル型の構造及び材質を改良して、検出感度を高め且つ高密度化記録に対応できるようにしたスピンドル型薄膜素子に関する。

【0002】

【従来の技術】巨大磁気抵抗(GMR: Giant magnetoresistive)効果を発揮する多層構造には、スピンドル方式やマルチレイヤ(Multilayer)GMR方式などがある。図5はマルチレイヤGMR素子を示す断面図である。マルチレイヤGMR素子は、下から強磁性材料の層9と非磁性導電層2とが何層にも繰り返して積層された構造となっている。なお、前記強磁性材料の層9には、NiFe(ニッケル-鉄)系合金やCoFe(コバルト-鉄)系合金などが用いられ、非磁性導電層2には、Cu(銅)が一般に使用される。

【0003】非磁性導電層2を介して上下に強磁性材料の層9が積層され、特に前記非磁性導電層2の膜厚が10~20オングストローム程度で形成されると、RKKY相互作用により、上下の強磁性材料の層9の磁化方向は反平行に单磁区化されて揃えられる。このマルチレイヤGMR素子では、ハードディスクなどの記録媒体からの洩れ磁界が与えられると、前記強磁性材料の層9の磁化が洩れ磁界と同一方向に変化する。前記強磁性材料の層9の磁化方向の変動により電気抵抗が変化し、この電気抵抗値の変化に基づく電圧変化により、磁気記録媒体からの洩れ磁界が検出される。

【0004】ところで、このマルチレイヤGMR素子の抵抗変化率は、外部磁界が数十Oeから数千Oeであると約10~30%程度になる。抵抗変化率が非常に大きくなるのは、電子散乱を起す場所が非常に多いためである。またこの抵抗変化率を引き出すために非常に大きい外部磁界が必要になるが、これは、強磁性材料の層9の磁化方向がRKKY相互作用により反平行となり強固に固定されているためである。なお、この抵抗変化率から面記録密度を計算してみたところ、100(Gb/in²)程度までの面記録密度対応が可能であることがわかった。ただし、数Oeの比較的弱い外部磁界が与えられた場合には、マルチレイヤGMR素子の抵抗変化率は、スピンドル型薄膜素子の抵抗変化率よりも小さくなることが確認されている。

【0005】図6はシングルスピンドル型薄膜素子の断面図である。巨大磁気抵抗効果を発揮するスピンドル膜は、下から反強磁性層4、固定磁性層(ピン磁性

層) 3、非磁性導電層2及びフリー磁性層1の4層で構成されている。また、図7はデュアルスピンドル型薄膜素子の断面図である。デュアルスピンドル型薄膜素子におけるスピンドル膜は、フリー磁性層1を中心にして上下対象に、非磁性導電層2、2、固定磁性層(ピニン磁性層)3、3および反強磁性層4、4が積層されて構成されている。また、図6及び図7に示すようにスピンドル膜の両側には、ハードバイアス層5、5が形成されている。なお、符号6、7はTa(タンタル)などの非磁性材料で形成された下地層および保護層で、符号8は導電層である。

【0006】前記固定磁性層3は前記反強磁性層4と接して形成され、前記固定磁性層3は、前記反強磁性層4との界面での交換結合による交換異方性磁界により、Y方向に单磁区化され、磁化の方向がY方向に固定される。前記交換異方性磁界は、磁界を与えるながら熱処理を施すことにより前記反強磁性層4と前記固定磁性層3との界面において生じる。また、X方向に磁化されているハードバイアス層5の影響を受け前記フリー磁性層1の磁化方向はX方向へ揃えられる。ハードバイアス層5によりフリー磁性層1が所定方向に单磁区化されることによって、バルクハウゼンノイズの発生を防止することができる。

【0007】なお、フリー磁性層1および固定磁性層3としては、マルチレイヤGMR素子の強磁性材料の層9と同じNiFe系合金やCoFe系合金、非磁性導電層2としてはCu(銅)膜が一般に用いられる。また、反強磁性層4を構成する反強磁性材料として、FeMn(鉄-マンガン)合金膜が一般的であるが、前記FeMn合金膜は、固定磁性層3の下に成膜されると、固定磁性層3との界面において交換結合が十分に発揮できないという性質を有している。そのため、反強磁性層4、4が固定磁性層3、3の上と下の双方に成膜される構造となるデュアルスピンドル型薄膜素子では、反強磁性層4、4が固定磁性層3、3に対して上下どちらに形成されても交換異方性磁界を得ることができる反強磁性材料を使用する必要がある。従来ではそのような反強磁性材料としてNiMn(ニッケル-マンガン)合金が使用可能であるとされていた。

【0008】これらスピンドル型薄膜素子では、ハードディスクなどの記録媒体からの渦れ磁界がY方向に与えられると、フリー磁性層1の磁化がX方向からY方向へ向けて変化する。前記フリー磁性層1の磁化方向が変化すると、フリー磁性層1と固定磁性層3との間で片方の層から他方の層へ移動しようとする電子が、非磁性導電層2とフリー磁性層1との界面、または非磁性導電層2と固定磁性層3との界面で散乱を起すことにより電気抵抗が変化し、この電気抵抗の変化に基づく電圧変化により、磁気記録媒体からの渦れ磁界が検出される。フリー磁性層1の磁化の方向と固定磁性層3の磁化の方向と

の角度が最も大きくなつたとき、すなわち反平行になつたときに、前記電気抵抗値は最大値を示し、前記フリー磁性層1の磁化の方向と固定磁性層3の磁化の方向が同じになつたときに、前記電気抵抗値は最少値を示す。記録媒体からの渦れ磁界が与えられたときに、抵抗変化率{ (最大電圧値-最少電圧値) / 最少電圧値 } が大きくなればなるほど、薄膜磁気ヘッドの検出力は大きくなる。

【0009】また、前記検出出力は定常電流(センス電流)の大きさにも依存し、前記定常電流が大きくなればなるほど、前記検出出力は大きくなる。ただし、フリー磁性層1、非磁性導電層2及び固定磁性層3を流れる電流密度があまりにも大きいとジュール熱による検出出力の低下や信頼性及び耐久性などに問題が生じ、スピンドル型薄膜素子の特性は低下する。スピンドル型薄膜素子の特性を良好に保つことのできる定常電流の上限値は、 3×10^7 (A/cm²) であるとされている。なお、スピンドル膜の層の総数を増やすことにより、定常電流の上限値を上げることができる。

【0010】シングルスピンドル型薄膜素子では、非磁性導電層2とフリー磁性層1の界面および非磁性導電層2と固定磁性層3の界面が、それぞれ1箇所ずつあり、電子散乱を起す場所は合計2箇所である。一方、図5に示すようなデュアルスピンドル型薄膜素子では、非磁性導電層2とフリー磁性層1の界面および非磁性導電層2と固定磁性層3の界面は、それぞれ2箇所ずつあり、電子散乱を起す場所は合計4箇所である。このため、デュアルスピンドル型薄膜素子の方がシングルスピンドル型薄膜素子に比べて抵抗変化率が大きくなる。数Oe(エルステッド)の外部磁界を与えてやると、前記シングルスピンドル型薄膜磁気ヘッドの抵抗変化率は3~9%程度となり、前記デュアルスピンドル型薄膜磁気ヘッドの抵抗変化率は5~13%程度となることが確認されている。また、前記抵抗変化率から面記録密度を計算してみると、シングルスピンドル型では、10(Gb/in²)程度までの面記録密度対応が可能であり、デュアルスピンドル型では、20(Gb/in²)程度までの面記録密度対応が可能である。

【0011】
40 【発明が解決しようとする課題】高密度化記録に対応するには、面記録密度を向上させることが重要である。前記面記録密度を向上させるには、再生出力を高くすることが必要であり、また前記再生出力を高くするには、前記再生出力と比例の関係にある抵抗変化率を高くすることが必要である。図5に示すマルチレイヤGMR素子の場合、上述したように数千Oeの外部磁界を与えてやれば、抵抗変化率を最高値で約30%にできるが、外部磁界が非常に小さいと、マルチレイヤGMR素子の抵抗変化率は、スピンドル型薄膜素子の抵抗変化率よりも小さくなってしまう。

【0012】さらに、マルチレイヤGMR素子の場合、スピンドル型薄膜素子のようにハードバイアス層を設けることはできず、バルクハウゼンノイズの発生を低減させることはできない。これは、仮にハードバイアス層を設けると、前記ハードバイアス層の磁化方向に全ての強磁性材料の層の磁化方向が揃えられ、従ってマルチレイヤGMR素子に外部磁界を与えて電気抵抗が変化せず記録媒体の洩れ磁界が検出できなくなるためである。

【0013】次に従来のスピンドル型薄膜素子においては、上述したようにシングルスピンドル型(図6)よりデュアルスピンドル型(図7)の方が抵抗変化率が高くなる。これは、電子散乱が起こる場所が、デュアルスピンドル型ではシングルスピンドル型の2倍存在するからである。ただし、デュアルスピンドル型の抵抗変化率は、シングルスピンドル型の抵抗変化率の2倍にまでにはならない。

【0014】図7に示すように、デュアルスピンドル型において電子錯乱が起こる場所は、フリー磁性層1と非磁性導電層2との界面(B)および界面(C)、固定磁性層3と非磁性導電層2との界面(A)および界面

(D)の合計4箇所存在する。これに対し図6に示すように、シングルスピンドル型において電子散乱が起こる場所は、界面(A)と界面(B)の2箇所のみである。しかし、デュアルスピンドル型の界面(B)で起こる電子散乱は、シングルスピンドル型の界面(B)で起こる電子散乱より弱くなっていると考えられる。これは、デュアルスピンドル型の場合、1層の前記フリー磁性層1が界面(B)と界面(C)の双方で電子錯乱を起こしているためである。従ってデュアルスピンドル型の抵抗変化率は、シングルスピンドル型の抵抗変化率より大きくなるものの、2倍にまでには至らない。

【0015】また、図7に示すようにデュアルスピンドル型では、反強磁性層4として、前記反強磁性層4の上下どちらに固定磁性層3が積層されても交換異方性磁界を発生できる反強磁性材料を使用することが好ましい。このような反強磁性材料としてNiMn合金を例示できる。しかしこの従来のスピンドル型薄膜素子には、以下の問題点がある。反強磁性層4としてNiMn系合金膜を用いると、前記NiMn系合金膜とFeNi系合金膜(固定磁性層3)との間で有効な交換結合を発揮するためには、250°C以上の比較的高い温度での加熱処理(アニール)が必要になる。

【0016】ところが、250°C以上の高温の熱処理を行なうと、NiFe合金膜で形成されているフリー磁性層1と固定磁性層3と、Cuで形成されている非磁性導電層2の界面において、金属元素の拡散が発生し、フリー磁性層1と非磁性導電層2の界面および、固定磁性層3と非磁性導電層2との界面での電子拡散による磁気抵抗効果に影響が出て、外部磁界に対する抵抗変化率が低下する問題がある。また、高密度化記録に対応するに

は、面記録密度を向上させると同時に磁気ギャップ長G1を小さくすることも重要であるが、NiMn系合金膜で反強磁性層を形成すると、前記反強磁性層の膜厚を数百オングストローム程度にしなければ良好な交換異方性磁界を得ることができない。したがって、図5に示す多層膜の厚さ寸法h'が大きくなることを避けることができず、磁気ギャップ長G1を小さくすることができない。ちなみに、フリー磁性層1、非磁性導電層2および固定磁性層3の膜厚はそれぞれ数十オングストローム程度である。

【0017】本発明は従来のマルチレイヤGMR素子および従来のシングルスピンドル型薄膜素子、デュアルスピンドル型薄膜素子の問題点を解決し、マルチレイヤGMR素子に比べて小さい外部磁界でも十分な抵抗変化率が得られるようにし、さらにシングルスピンドル型薄膜素子やデュアルスピンドル型薄膜素子よりも大きな抵抗変化率を得られるようにして、小さい外部磁界に対して高感度であり、且つ高い検出出力を得ることができるスピンドル型薄膜素子を提供することを目的としている。

【0018】また本発明は上記従来の課題を解決するためのものであり、反強磁性層をPtMn(白金-マンガン)合金などで形成することにより、反強磁性層による交換結合を発揮させるための熱処理温度を低くできるようにし、しかも反強磁性層の膜厚を小さくしても有効な交換異方性磁界を得ることができるようにして小ギャップ化が可能なスピンドル型薄膜素子を提供することを目的としている。

【0019】

【課題を解決するための手段】第1の本発明は、反強磁性層との交換異方性結合により磁化が一定の方向に固定される固定磁性層と、磁気記録媒体からの洩れ磁界により磁化の方向が変動するフリー磁性層とを有するスピンドル型薄膜素子において、フリー磁性層の上に非磁性導電層、固定磁性層が連続して積層された第1の多層膜と、固定磁性層の上に非磁性導電層、フリー磁性層が連続して積層された第2の多層膜とを有し、前記第1の多層膜の上に反強磁性層を介して前記第2の多層膜が積層されており、前記第1の多層膜と第2の多層膜に定常電流を与える導電層が設けられていることを特徴とするものである。

【0020】前記第1の発明は、図1に示すものである。このスピンドル型薄膜素子は、シングル型のスピンドル型膜(ハ)上に反強磁性層を共有してシングル型のスピンドル型膜(ロ)が積層された構造となっている。このためこのスピンドル型薄膜素子の抵抗変化率は、シングルスピンドル型薄膜素子(図6)の抵抗変化率(3~9%)よりも高くなり、またデュアルスピンドル型薄膜素子(図7)の抵抗変化率(5~13%)よりも高くなる。また定常電流の上限値を上げることが

できるため、シングルスピンドル型薄膜素子及びデュアルスピンドル型薄膜素子よりも高い磁気検出出力を期待できる。

【0021】第2の本発明は、反強磁性層との交換異方性結合により磁化が一定の方向に固定される固定磁性層と、磁気記録媒体からの洩れ磁界により磁化の方向が変動するフリー磁性層とを有するスピンドル型薄膜素子において、フリー磁性層の上に非磁性導電層、固定磁性層が連続して積層された第1の多層膜と、固定磁性層の上に非磁性導電層、フリー磁性層が連続して積層された第2の多層膜と、固定磁性層の上に、非磁性導電層、フリー磁性層、非磁性導電層、および固定磁性層が積層された5層から成る第3の多層膜とを有し、前記第1の多層膜の上に反強磁性層を介して前記第3の多層膜が積層され、この第3の多層膜の上に反強磁性層を介して前記第2の磁性層が積層されており、前記第1の多層膜と第2の多層膜および第3の多層膜に定常電流を与える導電層が設けられていることを特徴とするものである。

【0022】前記第2の発明は、図2に示すものである。このスピンドル膜は、シングル型のスピンドル膜(ハ)上に反強磁性層を共有してデュアル型のスピンドル膜(イ)が積層され、さらに前記スピンドル膜(イ)上に反強磁性層を共有してシングル型のスピンドル膜(ロ)が積層された構造となっている。よって、このスピンドル型薄膜素子の抵抗変化率はデュアル型のスピンドル素子よりも高くなる。また、このスピンドル型薄膜素子の再生出力は、抵抗変化率が高くなることと、定常電流の上限値が上げられることにより、シングルスピンドル型薄膜素子の再生出力の約3倍程度あるいはそれ以上を期待できる。

【0023】第3の本発明は、反強磁性層との交換異方性結合により磁化が一定の方向に固定される固定磁性層と、磁気記録媒体からの洩れ磁界により磁化の方向が変動するフリー磁性層とを有するスピンドル型薄膜素子において、固定磁性層の上に、非磁性導電層、フリー磁性層、非磁性導電層、および固定磁性層が積層された5層から成る多層膜(第3の多層膜)を有し、前記多層膜が反強磁性層を介して複数段に積層され、且つ最下段の多層膜の最下層となる固定磁性層の下側と、最上段の多層膜の最上層となる固定磁性層の上側とに反強磁性層が積層されており、前記各多層膜に定常電流を与える導電層が設けられていることを特徴とするものである。

【0024】上記第3の発明は図3に示すものである。これはデュアル型のスピンドル膜(イ)を、複数段重ね、それぞれのデュアル型のスピンドル膜間で反強磁性層を共有した形状である。このスピンドル型薄膜素子の抵抗変化率は、従来のデュアル型スピンドル型薄膜素子の抵抗変化率よりも高くなり、またこのスピンドル型薄膜素子の再生出力は、抵抗変化率が高くなることと、定常電流の上限値を上げられることからデュアル型

スピンドル型薄膜素子の再生出力の2倍以上を期待できる。

【0025】また、第1ないし第3の発明では、いずれも反強磁性層との交換異方性結合により、固定磁性層の磁化が固定され、磁気記録媒体からの洩れ磁界のような外部磁界によりフリー磁性層の磁化の方向が変化して抵抗変化率が得られるものとなっているため、従来のシングルスピンドル型やデュアルスピンドル型と同様に数Oeの磁界により抵抗変化を起こさせることができ、数十数千Oeの外部磁界を与えると抵抗変化を得ることのできないマルチレイヤGMR素子よりも実用性がある。

【0026】なお、上述した本発明のスピンドル型薄膜素子において、フリー磁性層の磁化方向を前記固定磁性層と交叉する方向に揃えるバイアス層をスピンドル膜の多層膜の両側部に形成することが好ましい。ハードバイアス層が形成されることでバルクハウゼンノイズの発生を抑制することができる。バイアス層を設けてバルクハウゼンノイズを低減させた薄膜素子は、ハードディスクなどの磁気記録媒体からの洩れ磁界を検出する磁気ヘッドに用いることができる。また本発明では必ずバイアス層を設ける必要がなく、バイアス層の無いものは、バルクハウゼンノイズの影響を気にしないでよい磁気センサなどとして用いることができる。

【0027】また、反強磁性層はPtMn(白金-マンガン)合金で形成されることが好ましいが、前記PtMn合金に代えて、Pt-Mn-X(ただし、Xは、Ni, Pd, Rh, Ru, Ir, Cr, Fe, Coのいずれか)合金、あるいはPdMn合金で形成してもよい。

【0028】前記反強磁性層としてPtMn系の合金膜またはPdMn合金膜を使用すると、固定磁性層が反強磁性層の上に成膜されたときと下に成膜されたときの双方で交換異方性結合ができ、反強磁性層の上下に位置する固定磁性層の磁化を固定できる。さらに成膜後の熱処理温度が230°C以下でも十分な交換異方性磁界を得ることができる。そのため、前記熱処理において、非磁性導電層と、固定磁性層及びフリー磁性層との界面での拡散を防止でき、外部磁界に対して高い抵抗変化率を得ることができる。

【0029】また、前記材料で形成した反強磁性層は、膜厚が100オングストローム程度と非常に小さくても、3000e(エルステッド)程度の交換異方性磁界を得られることが確認されている。よって多層構造のスピンドル膜を薄型化することが可能である。

【0030】また、PtMn合金膜は、FeMn合金膜やNiMn合金膜に比べて耐食性が優れており、スピンドル型薄膜素子の製造工程における各種の溶剤や洗浄剤においても腐食が全く進行せず、過酷な環境下での薄膜磁気ヘッドの動作においても化学的に安定している。

【0031】さらに、PtMn合金膜と固定磁性層とが

接することにより得られた交換異方性磁界は熱的に極めて安定であり、ブロッキング温度が380°C程度に高く、よって薄膜磁気ヘッドの動作時の温度が高くても、安定した交換異方性磁界を発生でき、読み取り精度が安定する。

【0032】本発明では、反強磁性層における反強磁性材料にPtMn合金膜を使用することにより、反強磁性層の膜厚を従来より小さくできる。従ってスピナルブ膜の層の総数を増やしても、前記スピナルブ膜の総合膜厚が極端に大きくなることがなく、磁気ギャップ長G1の狭小化を実現できる。

【0033】

【発明の実施の形態】図1は、本発明のスピナルブ型薄膜素子の構造を示す断面図である。この薄膜素子は、ハードディスク装置に設けられるスライダのトレーリング側端部などに設けられるものであり、ハードディスクなどの磁気記録媒体の移動方向はZ方向であり、磁気記録媒体からの洩れ磁界の方向はY方向である。図1の最も下に形成されているのはTa(タンタル)などの非磁性材料で形成された下地層6である。この下地層6上に、7つの層で構成されるスピナルブ膜が積層されている。なお、符号7はTaで形成された保護層である。

【0034】前記スピナルブ膜は、下からNiFe(ニッケル-鉄)系合金で形成されたフリー磁性層1、Cu(銅)などで形成された非磁性導電層2、NiFe系合金で形成された固定磁性層3、及びPtMn(白金-マンガン)合金で形成された反強磁性層4が連続して積層され、その上に、固定磁性層3、非磁性導電層2及びフリー磁性層1が連続して積層されて構成されている。前記において、フリー磁性層1上に非磁性導電層2及び固定磁性層3が連続して積層され3層を第1の多層膜(a)、固定磁性層3上に非磁性導電層2及びフリー磁性層1が連続して積層された3層を第2の多層膜(b)とすれば、前記スピナルブ膜は、第1の多層膜(a)上に、反強磁性層4を共有して第2の多層膜(b)が積層された構造となっている。

【0035】また、実際の薄膜磁気ヘッドが構成されるときには、高透磁率の磁性材料の下部シールド層(図示しない)の上に非磁性材料の下部ギャップ層(図示しない)が形成され、この下部ギャップ層の上に図1に示す各層が形成され、さらにその上に非磁性材料の上部ギャップ層(図示しない)および高透磁率の磁性材料で上部シールド層(図示しない)が形成される。そして、前記下部シールド層と前記上部シールド層との間隔により磁気ギャップ長G1が決定される。前記反強磁性層4と固定磁性層3とが積層された後に、Y方向へ磁界中で熱処理(アニール処理)を施すことにより、前記両層の界面で交換異方性磁界が得られ、前記固定磁性層の磁化の方向がy方向に单磁区化され固定される。なお、前記固定磁性層3をCo(コバルト)、Fe-Co(鉄-コバル

ト)合金、Fe-Co-Ni(鉄-コバルト-ニッケル)合金で形成してもよい。

【0036】下地層6から保護層7までの多層膜がスペッタにより成膜され、所定断面形状にエッチングされた後に、前記フリー磁性層1にX方向の縦バイアス磁界を与えるハードバイアス層5が形成される。前記ハードバイアス層5はX方向に磁化され、このハードバイアス層5から与えられる磁界によりフリー磁性層1の磁化がX方向に揃えられる。この、ハードバイアス層5を設けることにより、バルクハウゼンノイズの発生を低減させることができる。また、ハードバイアス層5、5の上にW(タンゲステン)、Cu(銅)などにより形成された導電層8、8が形成される。

【0037】このようにして形成されたスピナルブ型薄膜素子では、導電層8からフリー磁性層1、非磁性導電層2及び固定磁性層3に定常電流(センス電流)が与えられ、しかも記録媒体からY方向へ磁界が与えられると、フリー磁性層1の磁化の方向がX方向からY方向へ向けて変化する。このとき、フリー磁性層1と固定磁性層3のうち片方の層から他方へ移動しようとする電子が、非磁性導電層2とフリー磁性層1との界面、または非磁性導電層2と固定磁性層3との界面で散乱を起こし、電気抵抗が変化する。よって定常電流が変化し、検出出力を得ることができる。

【0038】前述したように、図1におけるスピナルブ膜は7層で構成されており、これは図5に示すデュアルスピナルブ型薄膜素子におけるスピナルブ膜の層の総数と同じである。しかし図1に示す7層のスピナルブ膜の総合膜厚h1は、図5の7層のスピナルブ膜の総合膜厚h'よりも小さくなっている。これは、フリー磁性層1、非磁性導電層2及び固定磁性層3の膜厚に比べて膜厚の大きい反強磁性層4が、図5では2層形成されているのに対し、図1では1層しか形成されていないためである。総合膜厚h1が小さくなることにより、磁気ギャップ長G1の狭小化を実現できる。

【0039】また、図1のスピナルブ膜は、シングル型のスピナルブ膜(ハ)上に反強磁性層4を共有してもう1つのシングル型のスピナルブ膜(ロ)が積層された構造となっているため、図1のスピナルブ型薄膜素子の抵抗変化率及び再生出力は、シングルスピナルブ型薄膜素子の抵抗変化率(3~9%)及び再生出力よりも十分に大きくなり、さらに図5に示すデュアルスピナルブ型薄膜素子の抵抗変化率(5~13%)よりも大きな抵抗変化率、及び再生出力を期待できる。

【0040】図1におけるスピナルブ膜では、フリー磁性層1が2層設けられており、それぞれのフリー磁性層1が非磁性導電層2と界面(B)(C)を形成している。これに対し、図5のスピナルブ膜では、フリー磁性層1が1層で非磁性導電層2と界面(B)(C)を形成しており、1層のフリー磁性層1が界面(B)(C)

における双方の電子散乱に関与している。このため、図1の界面(B)・(C)で起こる電子散乱は、図5の界面(B)・(C)で起こる電子散乱に比べて強くなっている。従って図1におけるスピンドル型薄膜素子の抵抗変化率は、図5のデュアルスピンドル型薄膜素子の抵抗変化率に比べて大きくなることが予測できる。また、抵抗変化率と定常電流の上限値から面記録密度を計算してみると、図1におけるスピンドル型薄膜素子の面記録密度は20(Gb/in²)以上を期待できることがわかった。

【0041】図2は、本発明の第2の実施形態によるスピンドル膜の構造を示す正面図である。なお図2は成膜後のスピンドル膜を示しており、図1で説明したようにこの後に、前記スピンドル膜が所定形状にエッチングされ、ハードバイアス層5や導電層8が形成される。また図2では、下地膜(図1の符号6)および保護膜(図1の符号7)も省略している。図2に示すスピンドル膜は13層で構成されている。下部には図1で説明した第1の多層膜(a)が、上部に第2の多層膜(b)が設けられている。また、下から固定磁性層3、非磁性導電層2、フリー磁性層1、非磁性導電層2、固定磁性層3が積層された層構造の第3の多層膜(c)が設けられている。そして、第1の多層膜(a)の上に反強磁性層4を介して第3の多層膜(c)が積層され、さらにその上に反強磁性層4を介して第2の多層膜(b)が積層されている。

【0042】各多層膜(a)・(b)・(c)の固定磁性層3は、必ず反強磁性層4の上面または下面に接して形成され、前記固定磁性層3の磁化は前記反強磁性層4との界面にて発生する交換異方性磁界によりY方向へ単磁化されている。また、フリー磁性層1の磁化はハードバイアス層5のバイアス磁界により、前記固定磁性層3の磁化方向と交叉するX方向へ揃えられている。反強磁性層4を構成する反強磁性材料には、PtMn合金膜が使用される。反強磁性層4としてPtMn合金膜を使用することにより、成膜後の熱処理温度が230°C以下でも十分な交換異方性磁界を得ることができ、且つ前記反強磁性層4の膜厚を100オングストローム程度にしても、3000e(エルステッド)程度の交換異方性磁界を得ることが可能となる。反強磁性層4の膜厚を100オングストローム程度にできるため、スピンドル膜の総合膜厚h2が極端に大きくなることはない。なお、図1に示す反強磁性層4もPtMn合金膜で形成されることが好ましく、この反強磁性材料を用いることにより、図1に示す膜厚h1も小さくできる。

【0043】図2のスピンドル膜は、シングル型のスピンドル膜(ハ)上に反強磁性層4を共有してデュアル型のスピンドル膜(イ)が積層され、さらに前記スピンドル膜(イ)上に反強磁性層4を共有してシングル型のスピンドル膜(ロ)が積層された構造となって

いる。つまり、フリー磁性層1と非磁性導電層2との界面、及び固定磁性層3と非磁性導電層2との界面はそれぞれ4箇所あり、電子散乱が起こる場所は合計8箇所である。

【0044】このため図2におけるスピンドル型薄膜素子の抵抗変化率及び再生出力は、従来のシングルスピンドル型薄膜素子の抵抗変化率及び再生出力の約4倍程度、従来のデュアルスピンドル型薄膜素子の抵抗変化率及び再生出力の約2倍程度を期待できる。また抵抗変化率及び定常電流の上限値から可能な面記録密度を計算してみると、図2におけるスピンドル膜を使用したスピンドル型薄膜素子の面記録密度は最高値で50(Gb/in²)程度を期待できることがわかった。

【0045】図3は、本発明の第3の実施形態によるスピンドル膜の構造を示す正面図である。なお図3は成膜後のスピンドル膜を示しており、図1で説明したようにこの後に、前記スピンドル膜が所定形状にエッチングされ、ハードバイアス層5や導電層8が形成される。また図3では、下地膜6と保護膜7も省略している。図3に示すスピンドル膜は、図2において説明した3層構造の第3の多層膜(c)が複数段に設けられている。それぞれの多層膜(c)間には反強磁性層4が挟まれ、上下の多層膜の固定磁性層3の上面および下面にはそれぞれ反強磁性層4が形成され、全体では、前記反強磁性層4が4回、多層膜(c)が3回連続して積層された構造となっている。

【0046】反強磁性層4はPtMn合金で形成されており、前記反強磁性層4の膜厚は100オングストローム程度となっている。このため、スピンドル膜の総合膜厚h3は極端に大きくなっている。また、前記スピンドル膜は、デュアル型のスピンドル膜(イ)上に反強磁性層4を共有してデュアル型のスピンドル膜(イ)が積層され、さらに前記スピンドル膜(イ)上に反強磁性層4を共有してデュアル型のスピンドル膜(イ)が積層されている。つまり、3つのデュアル型のスピンドル膜(イ)が連続して積層されたような構造となっている。

【0047】よってフリー磁性層1と非磁性導電層2との界面、及び固定磁性層3と非磁性導電層2との界面はそれぞれ6箇所あり、電子散乱が起こる場所は合計12箇所である。このため図3におけるスピンドル型薄膜素子の抵抗変化率及び再生出力は、従来のシングルスピンドル型薄膜素子及びデュアルスピンドル型薄膜素子の抵抗変化率及び再生出力よりもかなり高くなっている。また、図3に示すスピンドル型薄膜素子の抵抗変化率は、マルチレイヤGMR素子の抵抗変化率より低くなるものの、マルチレイヤGMR素子の場合、高い抵抗変化率を引き出すには、数千e程度の外部磁界が必要であったのに対し、図3に示すスピンドル膜であれば、非常に小さい外部磁界で比較的高い抵抗変化率を引

きだすことができる。

【0048】非常に小さい外部磁界で高い抵抗変化率を得られる理由は、フリー磁性層1の磁化が、強固に固定されていないためであり、よって小さい外部磁界でもフリー磁性層1の磁化の方向は変動し、このフリー磁性層1内の磁化の変動と固定磁性層3の固定磁化方向との関係で電気抵抗値が変化し、この電気抵抗値に基づく電圧変化により磁気記録媒体からの洩れ磁界が検出される。またマルチレイヤGMR素子の場合、ハードバイアス層を設けることが不可能であったが、図3に示すスピンドルブ膜には前記ハードバイアス層を設けることができ、バルクハウゼンノイズの発生を低減させることができ。また、本発明において、さらに抵抗変化率及び再生出力を向上させるために、図3に示すスピンドルブ膜の上にさらにデュアル型のスピンドルブ膜(イ)を何層か積層していくことが可能である。

【0049】ただし、前記スピンドルブ膜の総合膜厚h3には上限値があり、それは予め決められた下部シールド層(図示しない)と上部シールド(図示しない)との間の間隔により決定される。そこで、下部シールドと上部シールドとの間隔の上限値まで、図3に示すスピンドルブ膜にさらにデュアル型のスピンドルブ膜(イ)を積層していくと、前記スピンドルブ膜の抵抗変化率及び再生出力を更に高めることができ。なお、抵抗変化率と定常電流の上限値から可能な面記録密度を計算してみると、図3におけるスピンドルブ膜を使用したスピンドルブ型薄膜素子の面記録密度は50(Gb/in²)から100(Gb/in²)程度となり、マルチレイヤGMR素子と同程度の面記録密度を期待することができる。.

【0050】

【実施例】以下に、反強磁性層4を形成する反強磁性材料と、固定磁性層3を形成する強磁性材料との交換結合についての実施例を説明する。まず以下に記載する構造の多層膜をDCマグネットロンスパッタ及びRFコンベンショナルスパッタにより(シリコン(Si)/アルミナ(Al₂O₃)基板上に形成した。反強磁性層には、組成比がPt50原子%(at%)、Mn50原子%(at%)となるPtMn膜を使用し、

①下からTa/Co(30オングストローム)/PtMn(X)/Taの順に成膜され、PtMnの膜厚Xは100, 150, 200, 300, 500(オングストローム)で構成される5種類の多層膜。

②下からTa/PtMn(X)/Co(30オングストローム)/Taの順に成膜され、PtMnの膜厚Xは100, 150, 200, 300, 500(オングストローム)で構成される5種類の多層膜。

【0051】次に、反強磁性層には、組成比が、Ni50原子%(at%)、Mn50原子%(at%)となるNiMn膜を使用し、

③下からTa/Co(30オングストローム)/NiMn

n(X)/Taの順に構成され、NiMnの膜厚Xは100, 150, 200, 300, 500(オングストローム)で構成される5種類の多層膜。

④下からTa/NiMn(X)/Co(30オングストローム)/Taの順に成膜され、NiMnの膜厚Xは100, 150, 200, 300, 500(オングストローム)で構成される5種類の多層膜。

【0052】前記多層膜において、反強磁性材料と、強磁性材料のCo膜との間の交換結合を得るために、230°Cの温度で4時間熱処理を行った。交換異方性磁界(HeX)の測定は真空加熱機構付VSMにより行った。なお、反強磁性層として使用されたPtMn膜及びNiMn膜の比抵抗値は、いづれも200(μΩ·cm)程度であった。

【0053】図4は、PtMn膜及びNiMn膜の膜厚と交換異方性磁界(HeX)との関係を示すグラフである。図に示すように、PtMn膜の膜厚が大きくなると、交換異方性磁界(HeX)も大きくなることがわかる。また、PtMn膜をCo膜の下に形成した場合の方が、PtMn膜をCo膜の上に形成した場合に比べて交換異方性磁界がやや大きくなっている。またPtMn膜の膜厚が100オングストローム程度であっても、約3000e(エルステッド)と比較的大きい交換異方性磁界を得られることが確認された。

【0054】一方NiMn膜の場合、膜厚を大きくしても、交換異方性磁界(HeX)は非常に小さいままであり、230°Cの熱処理温度では、NiMn膜を使用できないことがわかる。NiMn膜を使用した場合、熱処理温度が250°C以上であれば、図4に示すPtMn膜の曲線と同じような挙動を示すことが確認されている。しかし、250°C以上になると、非磁性導電層2と固定磁性層3及びフリー磁性層1との界面で金属元素が拡散するという問題が生じるため、熱処理温度を230°C程度にすることが必要である。

【0055】また、本実験では、固定磁性層3にCo膜を使用したが、Co膜に代えてNiFe膜を使用しても、本実験と同様の結果を得られる。以上により、反強磁性層としてPtMn膜を使用すれば、230°C程度の熱処理温度でも交換異方性磁界を得ることが可能であり、特に膜厚を100オングストローム程度にしても約3000eの交換異方性磁界を得ることが可能である。

【0056】

【発明の効果】以上詳述した本発明によれば、反強磁性層がPtMn合金またはこれと同種の性質を持つPdMn合金、あるいはPt-Mn-X(XがNi, Pd, Rh, Ru, Ir, Cr, Fe, Coのいづれか)合金で形成されることによって、比較的低い熱処理温度で、しかも比較的膜厚を小さくしても効果的な交換異方性磁界を得ることができる。

【0057】従来のシングルスピンドルブ型薄膜素子、

デュアルスピンドル型薄膜素子、及びマルチレイヤ型GMR素子の構造を改良して、巨大磁気効果を発揮するスピンドル型膜の層の総数を従来よりも多くしても、反強磁性層にPtMn膜を使用すれば、前記スピンドル型膜の総合膜厚を小さくでき、従って磁気ギャップ長G1の狭小化を実現できる。

【0058】またスピンドル型膜の層の総数を増やして、電子散乱の起こる場所を増やせば、抵抗変化率及び再生出力を大きくすることができ、従って面記録密度を向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1の形態によるスピンドル型薄膜素子の断面図、

【図2】本発明の第2の形態によるスピンドル型膜の正面図、

【図3】本発明の第3の形態によるスピンドル型膜の正

面図、

【図4】PtMn膜の膜厚またはNiMn膜の膜厚と交換異方性磁界との関係を示すグラフ、

【図5】マルチレイヤGMR素子の断面図、

【図6】シングルスピンドル型薄膜素子の断面図、

【図7】デュアルスピンドル型薄膜素子の断面図、

【符号の説明】

1 フリー磁性層

2 非磁性導電層

10 3 固定磁性層

4 反強磁性層

5 ハードバイアス層

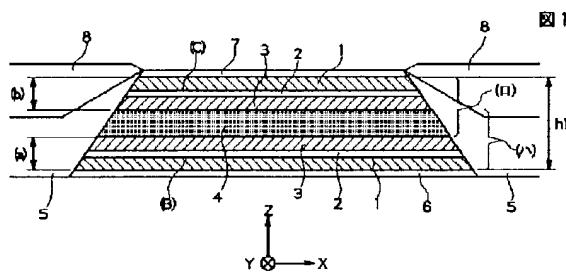
6 下地層

7 保護層

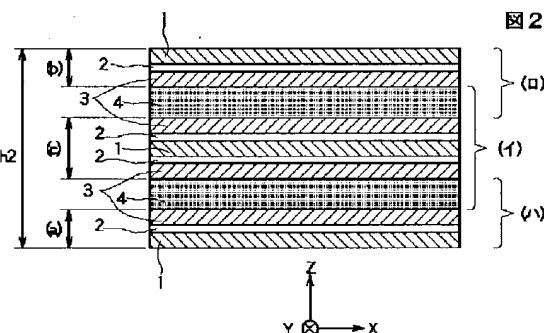
8 導電層

h1, h2, h3 (スピンドル型膜の) 総合膜厚

【図1】



【図2】



【図3】

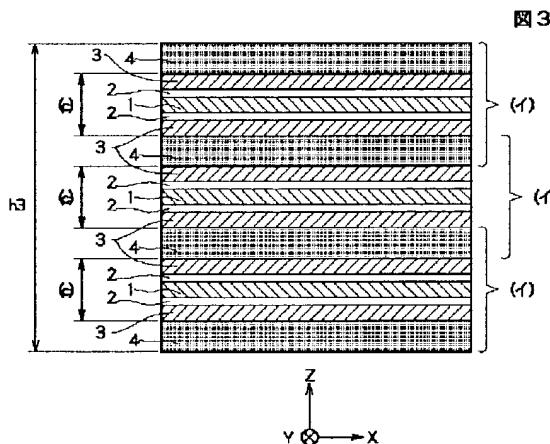
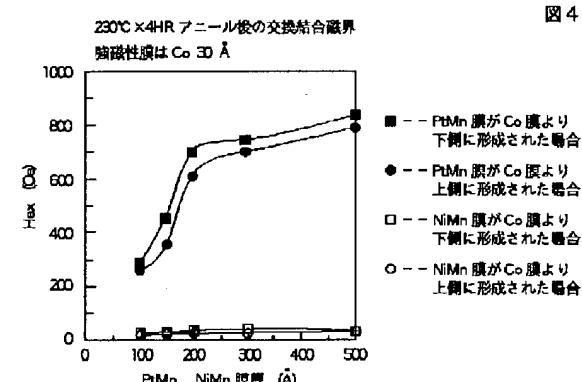


図3

【図4】



【図5】

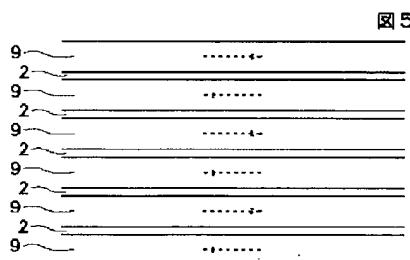


図5

【図6】

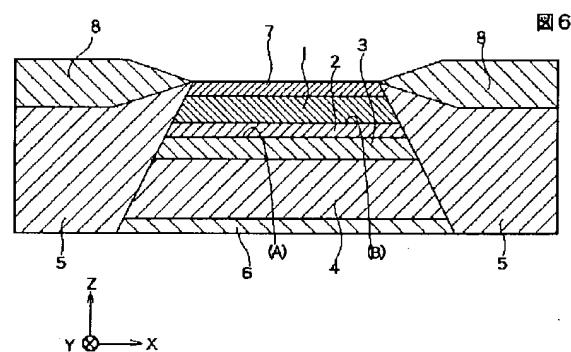


図6

【図7】

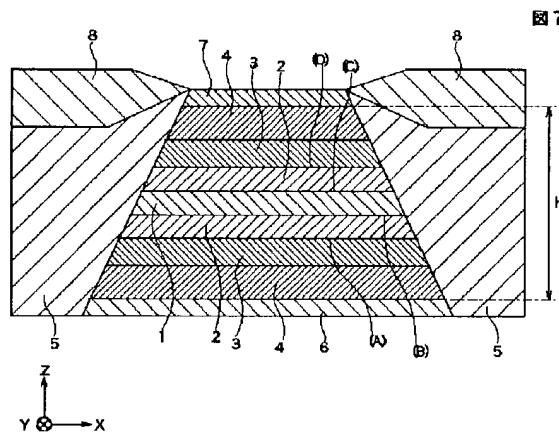


図7